

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

T. Nakajima
10/12/00
Q6110
10f1
JC917 U.S. PTO
09/686760
10/12/00

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 1999年10月13日

出願番号
Application Number: 平成11年特許願第290380号

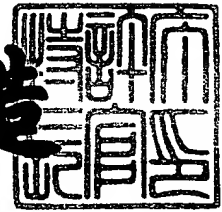
出願人
Applicant(s): 日本電気株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年 8月25日

特許庁長官
Commissioner,
Patent Office

及川耕造





【書類名】 特許願

【整理番号】 53209195

【提出日】 平成11年10月13日

【あて先】 特許庁長官殿

【国際特許分類】 H04L 27/00

【発明者】

 【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

 【氏名】 中島 俊一

【特許出願人】

 【識別番号】 000004237

 【氏名又は名称】 日本電気株式会社

【代理人】

 【識別番号】 100088812

 【弁理士】

 【氏名又は名称】 ▲柳▼川 信

【手数料の表示】

 【予納台帳番号】 030982

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 送信機及びそれに用いる歪み補償方法

【特許請求の範囲】

【請求項 1】 送信信号に発生する歪み成分と補正データ分とが打ち消し合うように補正するプレディストーション型リニアライザを含む送信機であって、前記補正データを予め記憶する第 1 の記憶手段を有することを特徴とする送信機。

【請求項 2】 前記第 1 の記憶手段は、送信レベル毎の補正データをテーブルとして管理するよう構成したことを特徴とする請求項 1 記載の送信機。

【請求項 3】 送信周波数及び周囲温度別に前記補正データを記憶する複数のテーブルを備える第 2 の記憶手段と、前記送信周波数及び周囲温度の少なくとも一方が変化した時に対応する前記第 2 の記憶手段のテーブルで前記第 1 の記憶手段の記憶内容を更新する手段とを含むことを特徴とする請求項 1 または請求項 2 記載の送信機。

【請求項 4】 送信信号に発生する歪み成分と補正データ分とが打ち消し合うように補正するプレディストーション型リニアライザを含む送信機の歪み補償方法であって、前記補正データを予め記憶する第 1 の記憶手段から送信レベルに対応する値を読み出して前記プレディストーション型リニアライザに入力するようにしたことを特徴とする歪み補償方法。

【請求項 5】 前記第 1 の記憶手段は、送信レベル毎の補正データをテーブルとして管理するようにしたことを特徴とする請求項 4 記載の歪み補償方法。

【請求項 6】 前記送信周波数及び周囲温度の少なくとも一方が変化した時に、送信周波数及び周囲温度別に前記補正データを記憶する複数のテーブルを備える第 2 の記憶手段内の対応するテーブルで前記第 1 の記憶手段の記憶内容を更新するようにしたことを特徴とする請求項 4 または請求項 5 記載の歪み補償方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は送信機及びそれに用いる歪み補償方法に関し、特にプレディストーション型リニアライザを備えた送信機における歪み補償方法に関する

【0002】**【従来の技術】**

従来、この種の送信機においては、図7に示すように、送信信号生成部21と、プレディストーション型リニアライザ22と、送信機23と、方向性結合器24と、アンテナ25と、電力計算機26と、補償値計算手段27と、復調手段28とから構成されている。

【0003】

ここで、送信機23単体では増幅器の非線形性等によって送信信号が歪むため、信号生成部21の出力と送信機23の入力との間にプレディストーション型リニアライザ22を備えている。

【0004】

プレディストーション型リニアライザ22は送信機23で発生する歪み成分と補正データ分とが打ち消し合うように補正する。これによって、送信機23の出力波形は歪みの改善されたものとなる。方向性結合器24はRF信号を分割し、その電力のほとんどがアンテナ25の出力となるが、一部は復調手段28へ入力される。電力計算機26はベースバンド信号の瞬時電力を計算する。

【0005】

このプレディストーション型リニアライザ22へ入力する補償データの生成方法としては、送信機23の出力の一部を復調手段28によってベースバンド信号に戻し、この信号と電力計算機26の結果とから補償値計算手段27で歪み成分を計算によって求める方法がある。

【0006】**【発明が解決しようとする課題】**

上述した従来の送信機における歪み補償方法では、送信機の出力の一部を復調手段によってベースバンド信号に戻し、この信号と電力計算機の結果とから補償値計算手段で歪み成分を計算によって求めているので、回路規模が大きくなり、

消費電流も増えるという問題がある。

【0007】

そこで、本発明の目的は上記の問題点を解消し、回路の大規模化を招くことなくかつ消費電流を抑えることができる送信機の歪み補償回路を提供することにある。

【0008】

【課題を解決するための手段】

本発明による送信機は、送信信号に発生する歪み成分と補正データ分とが打ち消し合うように補正するプレディストーション型リニアライザを含む送信機であって、前記補正データを予め記憶する第1の記憶手段を備えている。

【0009】

本発明による送信機の歪み補償方法は、送信信号に発生する歪み成分と補正データ分とが打ち消し合うように補正するプレディストーション型リニアライザを含む送信機の歪み補償方法であって、前記補正データを予め記憶する第1の記憶手段から送信レベルに対応する値を読み出して前記プレディストーション型リニアライザに入力するようにしている。

【0010】

すなわち、本発明の送信機の歪み補償回路は、プレディストーション型リニアライザを備えた送信機において、プレディストーション型リニアライザに送られる歪み補償用データが第1のメモリに格納され、送信周波数、周囲温度の変化に応じて第1のメモリ内のデータを第2のメモリから逐次更新している。これによって、回路の大規模化を招くことなく、かつ消費電力を抑え、送信波形が良好な送信機が実現可能となる。

【0011】

【発明の実施の形態】

次に、本発明の一実施例について図面を参照して説明する。図1は本発明の一実施例による送信機の構成を示すブロック図である。図1において、本発明の一実施例による送信機は送信信号生成部1と、プレディストーション型リニアライザ2と、送信機3と、方向性結合器4と、アンテナ5と、電力計算機6と、第1

のメモリ 7 と、第 2 のメモリ 8 と、CPU 9 と、アドレス生成部 10 と、電力検出器 11 とから構成されている。

【0012】

送信信号生成部 1 は I 信号及び Q 信号のベースバンド信号を生成する。送信機 3 はベースバンド信号を RF 信号へ変調・増幅する。ここで、送信機 3 単体では増幅器の非線形性等によって送信信号が歪むため、信号生成部 1 の出力と送信機 3 の入力との間にプレディストーション型リニアライザ 2 を備えている。

【0013】

プレディストーション型リニアライザ 2 は第 1 のメモリ 7 から与えられる補正データとベースバンド信号とを掛け合わせることで、送信機 3 で発生する歪み成分と補正データ分とが打ち消し合うように補正する。これによって、送信機 3 の出力波形は歪みの改善されたものとなる。

【0014】

方向性結合器 4 は RF 信号を分割し、その電力のほとんどがアンテナ 5 の出力となるが、一部は電力検出部 11 へ入力される。電力検出部 11 はこの RF 信号を検波し、送信レベルをある直流電圧値 V_1 としてアドレス生成部 10 に出力する。電力計算機 6 はベースバンド信号の瞬時電力を計算し、ある交流電圧値 v_2 としてアドレス生成部 10 に出力する。

【0015】

アドレス生成部 10 は直流電圧値 V_1 + 交流電圧値 v_2 から第 1 のメモリ 7 が出力すべきデータのアドレスを決定する。第 1 のメモリ 7 は補償データをテーブルの形で保持しており、指定されたアドレスに含まれるデータをプレディストーション型リニアライザ 2 に出力する。

【0016】

第 1 のメモリ 7 の補償データテーブルは送信機 3 にとって同一温度・同一周波数の条件でのみ成立するため、周囲温度や送信周波数の変化に応じて更新する必要がある。第 2 のメモリ 8 には送信周波数と周囲温度とをパラメータとして、すべての場合の補償データテーブルが格納されている。CPU 9 はこの周囲温度や送信周波数の変化に応じて該当する補償データテーブルを第 2 のメモリ 8 から第

1 のメモリ 7 へ転送する。

【0017】

図 2 は図 1 のアドレス生成部 10 における $V = (V_1 + v_2)$ と生成アドレスとの対応を示す図である。図 2 においては $(V_1 + v_2)$ レベルに対応付けてアドレスを記憶する補償データテーブルを示している。

【0018】

この補償データテーブルでは $(V_1 + v_2)$ レベルが「 $< A_0$ 」の時に出力すべきアドレスとして「0」が、 $(V_1 + v_2)$ レベルが「 $A_0 \leq V < A_1$ 」の時に出力すべきアドレスとして「1」が、 $(V_1 + v_2)$ レベルが「 $A_1 \leq V < A_2$ 」の時に出力すべきアドレスとして「2」が、 $(V_1 + v_2)$ レベルが「 $A_2 \leq V < A_3$ 」の時に出力すべきアドレスとして「3」が、……、それぞれ格納されている。

【0019】

図 3 は図 1 の第 1 のメモリ 7 におけるアドレスと補償データとの対応を示す図である。図 3 においてはアドレスと補償データとを対応付けて記憶する補償データテーブル # 1 が第 1 のメモリ 7 に記憶されている例を示している。

【0020】

補償データテーブル # 1 ではアドレス「0」に補償データ「 $-\Delta G_{10}$, $-\Delta \theta_{10}$ 」が、アドレス「1」に補償データ「 $-\Delta G_{11}$, $-\Delta \theta_{11}$ 」が、アドレス「2」に補償データ「 $-\Delta G_{12}$, $-\Delta \theta_{12}$ 」が、アドレス「3」に補償データ「 $-\Delta G_{13}$, $-\Delta \theta_{13}$ 」が、……、それぞれ格納されている。

【0021】

図 4 は図 1 の第 2 のメモリ 8 における温度及び周波数と補償データテーブルとの対応を示す図である。図 3 においては温度 t ($< t_0$, $t_0 \leq t < t_1$, $t_1 \leq t < t_2$, $t_2 \leq t < t_3$, ……) 及び周波数 f (f_0 , f_1 , f_2 , ……) に対応付けて補償データテーブル「テーブル # 0」, 「テーブル # 1」, 「テーブル # 2」, 「テーブル # 3」, ……が記憶されている例を示している。

【0022】

図 5 は図 1 の送信機 3 単体のゲイン及び位相特性を示す図であり、図 6 は図 1

のCPU9の処理動作を示すフローチャートである。これら図1～図6を参照して本発明の一実施例による送信機の歪み補償回路の動作について説明する。

【0023】

例えば、送信周波数 f_0 、温度が $t_1 \sim t_2$ の場合について考えると、この条件に対応する補償データテーブル#1の内容が第1のメモリ7に格納されている。送信信号生成部1が生成したベースバンド信号はプレディストーション型リニアライザ2を介して送信機3でRF信号へ変調・増幅される。

【0024】

送信機3の内部では歪みのない理想的な場合のゲインを G 、位相 θ とした時に比べ、送信信号の振幅が ΔG 、位相が $\Delta \theta$ だけ歪むものとする（図5参照）。送信機3で出力されるRF信号は方向性結合器4で分割され、その電力の一部が電力検出部11へ入力される。

【0025】

電力検出部11はこの信号を検波し、その検波結果をある直流電圧値 V_1 としてアドレス生成部10に出力する。アドレス生成部10は直流電圧値 V_1 と電力計算機6で求められた瞬時電力値 v_2 とを合成し、 $V_1 + v_2$ から第1のメモリ7が出力すべきデータのアドレスを決定する。図2において、例えば $A_1 \leq V_1 + v_2 < A_2$ であったとすると、アドレスは「2」となるので、図3において、第1のメモリ7はアドレス「2」のデータである $(-\Delta G_{12}, -\Delta \theta_{12})$ をプレディストーション型リニアライザ102に出力する。

【0026】

ここで、温度が $t_2 \sim t_3$ に変化したとする。図4において、CPU9はこの条件に対応する補償データテーブル#2の内容を第2のメモリ8から第1のメモリ7に転送し、第1のメモリ7のデータ内容を更新する。例えば、先程の第1のメモリ7のアドレス「2」のデータは $(-\Delta G_{22}, -\Delta \theta_{22})$ となり、送信機3の温度特性が加味された形となる。

【0027】

すなわち、CPU9は送信周波数が変化したり（図6ステップS1）、周囲温度が変化すると（図6ステップS2）、第1のメモリ7内の補償データテーブル

を変化内容に対応する第2のメモリ8の記憶内容で更新する（図6ステップS3）。

【0028】

CPU9は更新が終了すると、アドレス生成部10から第1のメモリ7に送られてきたアドレスに対応する第1のメモリ7内の補償データテーブルの値をプレディストーション型リニアライザ2に送出するよう制御する（図6ステップS4）。

【0029】

尚、送信周波数や周囲温度が変化しない場合、CPU9はアドレス生成部10から第1のメモリ7に送られてきたアドレスに対応する更新前の第1のメモリ7内の補償データテーブルの値をプレディストーション型リニアライザ2に送出するよう制御する（図6ステップS4）。

【0030】

このように、プレディストーション型リニアライザ2に送られる歪み補償用データを第1のメモリ7に格納し、送信周波数及び周囲温度の変化に応じて第1のメモリ7内のデータを第2のメモリ8の記憶内容で逐次更新することによって、回路の大規模化を招くことなく、かつ消費電力を抑え、送信波形が良好な送信機を実現することができる。

【0031】

【発明の効果】

以上説明したように本発明によれば、送信信号に発生する歪み成分と補正データ分とが打ち消し合うように補正するプレディストーション型リニアライザを含む送信機において、補正データを予め記憶する第1の記憶手段から送信レベルに対応する値を読出してプレディストーション型リニアライザに入力することによって、回路の大規模化を招くことなくかつ消費電流を抑えることができるという効果がある。

【図面の簡単な説明】

【図1】

本発明の一実施例による送信機の構成を示すブロック図である。

【図 2】

図 1 のアドレス生成部における $V = (V_1 + v_2)$ と生成アドレスとの対応を示す図である。

【図 3】

図 1 の第 1 のメモリにおけるアドレスと補償データとの対応を示す図である。

【図 4】

図 1 の第 2 のメモリにおける温度及び周波数と補償データテーブルとの対応を示す図である。

【図 5】

図 1 の送信機単体のゲイン及び位相特性を示す図である。

【図 6】

図 1 の CPU の処理動作を示すフローチャートである。

【図 7】

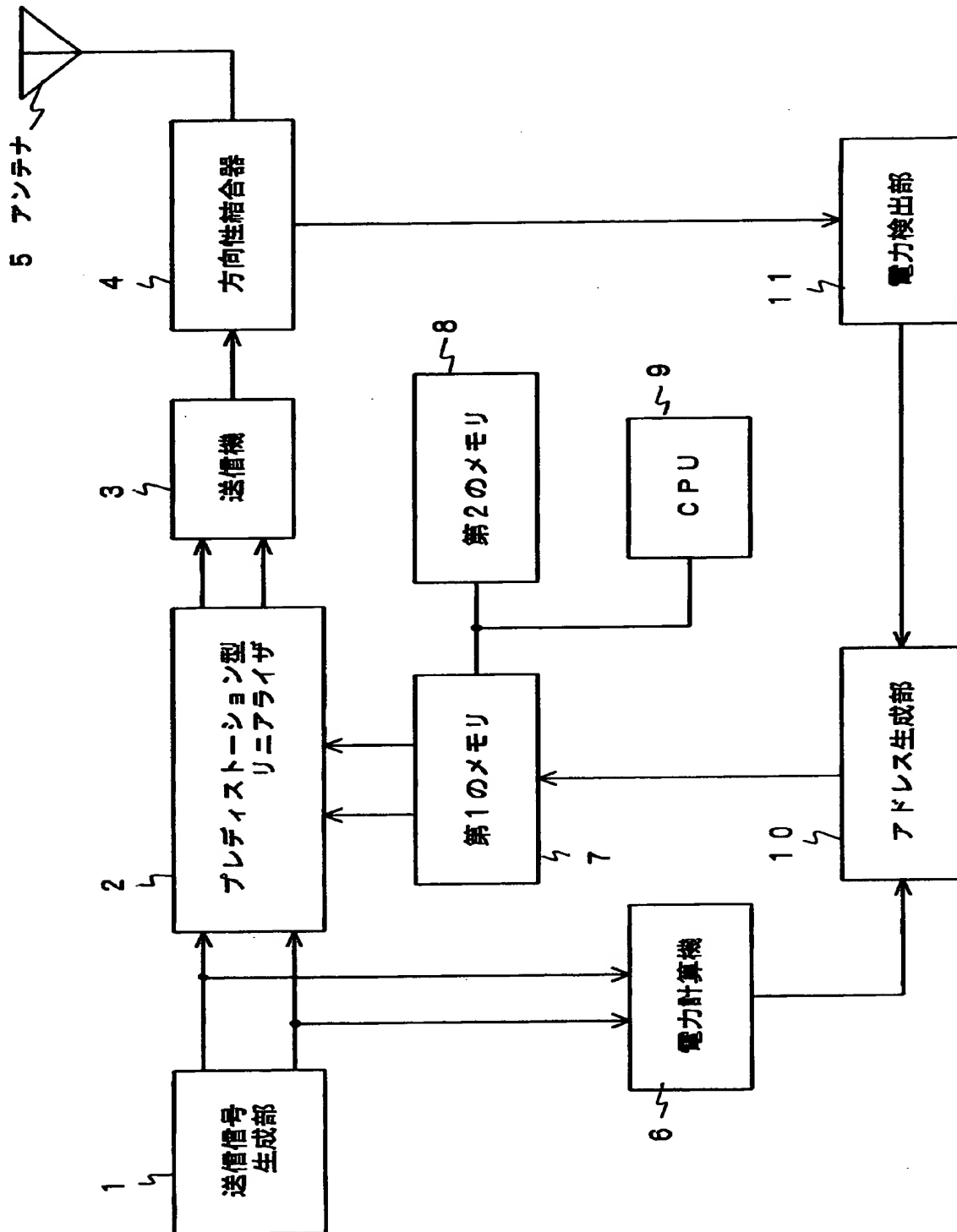
従来例による送信機の構成を示すブロック図である。

【符号の説明】

- 1 送信信号生成部
- 2 プレディストーション型リニアライザ
- 3 送信機
- 4 方向性結合器
- 5 アンテナ
- 6 電力計算機
- 7 第 1 のメモリ
- 8 第 2 のメモリ
- 9 CPU
- 10 アドレス生成部
- 11 電力検出器

【書類名】 図面

【図 1】



【図 2】

(V1+v2) レベル	アドレス
$V < A_0$	0
$A_0 \leq V < A_1$	1
$A_1 \leq V < A_2$	2
$A_2 \leq V < A_3$	3
⋮	⋮

【図 3】

補償データテーブル # 1

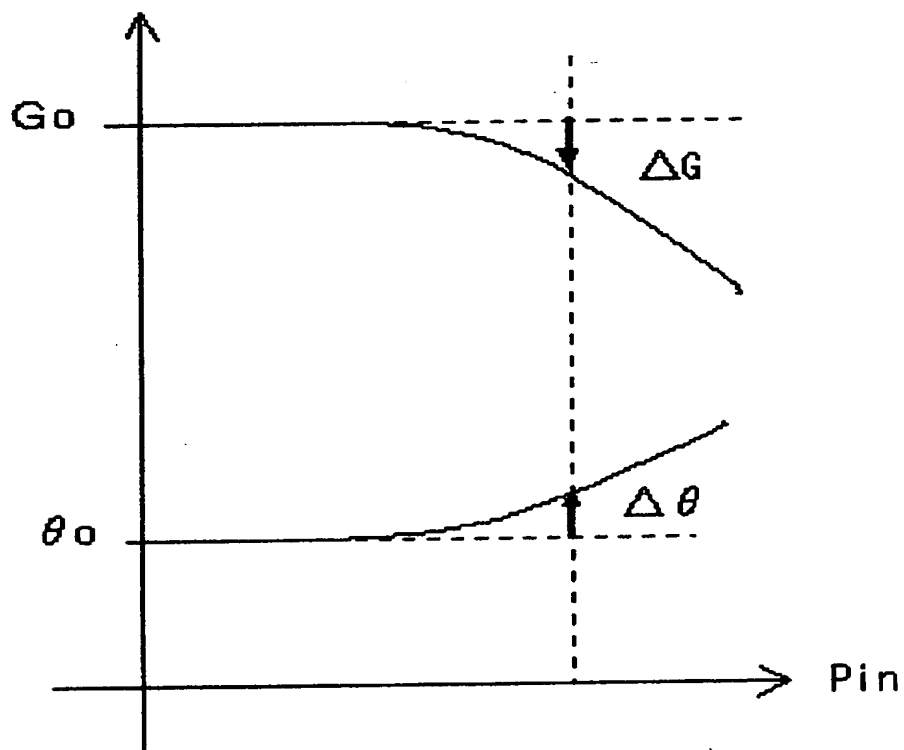
アドレス	データ	
0	$-\Delta G_{10}$	$-\Delta \theta_{10}$
1	$-\Delta G_{11}$	$-\Delta \theta_{11}$
2	$-\Delta G_{12}$	$-\Delta \theta_{12}$
3	$-\Delta G_{13}$	$-\Delta \theta_{13}$
⋮	⋮	⋮

【図 4】

温度 t \ 周波数 f	f_0	f_1	f_2	...
$< t_0$	テーブル # 0
$t_0 \leq t < t_1$	テーブル # 1
$t_1 \leq t < t_2$	テーブル # 2
$t_2 \leq t < t_3$	テーブル # 3
⋮	⋮	⋮	⋮	⋮

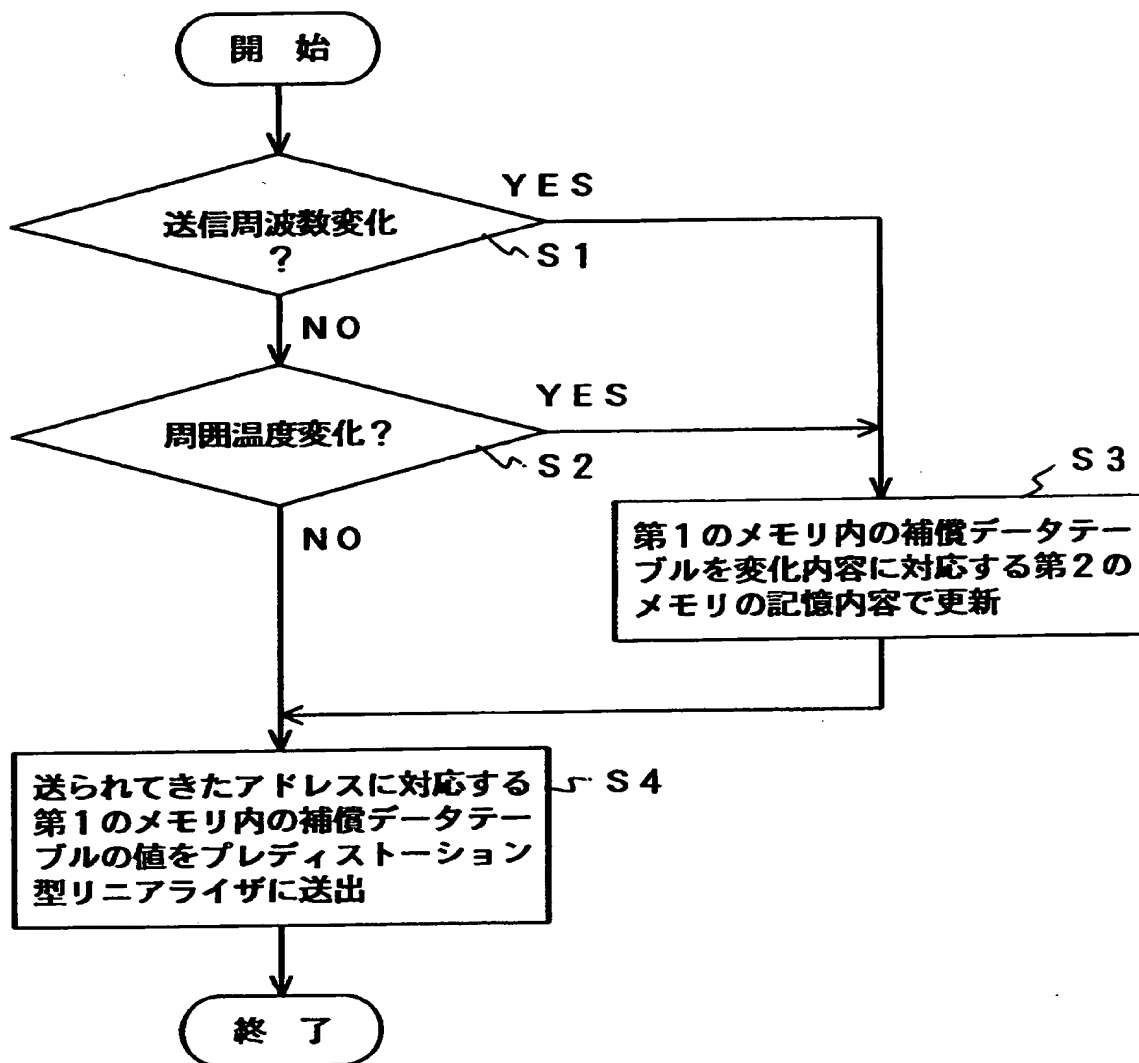
【図 5】

ゲイン G , 位相 θ

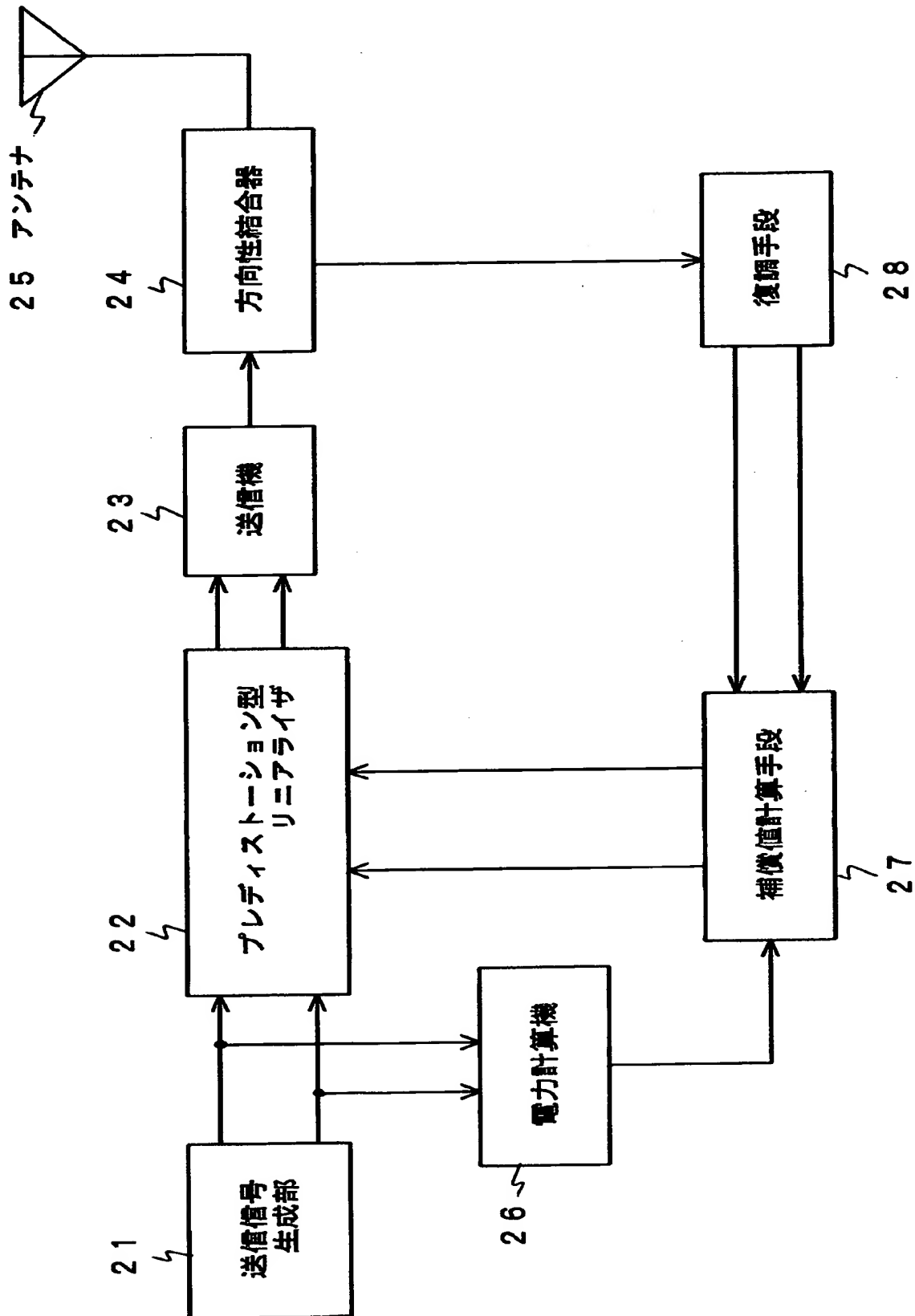


送信機 3 単体のゲイン、位相特性

【図 6】



【図 7】



【書類名】 要約書

【要約】

【課題】 回路の大規模化を招くことなくかつ消費電流を抑えることが可能な歪み補償回路を提供する。

【解決手段】 電力検出部 11 は方向性結合器 4 で分割された RF 信号を検波し、送信レベルをある直流電圧値 V_1 としてアドレス生成部 10 に出力する。電力計算機 6 はベースバンド信号の瞬時電力を計算し、ある交流電圧値 v_2 としてアドレス生成部 10 に出力する。アドレス生成部 10 は直流電圧値 V_1 + 交流電圧値 v_2 から第 1 のメモリ 7 が出力すべきデータのアドレスを決定する。第 1 のメモリ 7 は補償データをテーブルの形で保持しており、指定されたアドレスに含まれるデータをプレディストーション型リニアライザ 2 に出力する。CPU 9 はこの周囲温度や送信周波数の変化に応じて該当する補償データテーブルを第 2 のメモリ 8 から第 1 のメモリ 7 へ転送する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000004237]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	東京都港区芝五丁目7番1号
氏 名	日本電気株式会社